

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-017723

(43)Date of publication of application : 17.01.2003

(51)Int.Cl.

H01L 31/04  
C23C 14/48  
H01L 27/12

(21)Application number : 2001-198014

(71)Applicant : SHIN ETSU HANDOTAI CO LTD

(22)Date of filing : 29.06.2001

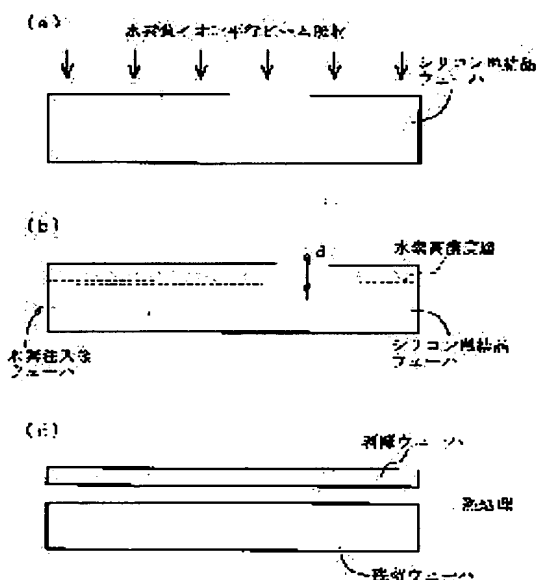
(72)Inventor : ABE TAKAO  
YOKOGAWA ISAO

## (54) METHOD OF MANUFACTURING THIN SEMICONDUCTOR FILM AND METHOD OF MANUFACTURING SOLAR BATTERY

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a method of manufacturing a thin semiconductor film by which a thin semiconductor film which has a thickness larger than the lower limit value of the conventional smart cutting method and, in its turn, is suitable for a solar battery, etc., can be manufactured highly efficiently with a high yield.

**SOLUTION:** After a high-hydrogen concentration layer having a concentration peak at a depth of 5  $\mu\text{m}$  from the main surface of a crystalline semiconductor substrate in its depth-wise hydrogen concentration profile is formed in the substrate by implanting negative hydrogen ions into the substrate, the thin semiconductor film is peeled from the substrate at the high-hydrogen concentration layer.



### LEGAL STATUS

[Date of request for examination]

27.10.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

BEST AVAILABLE COPY

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] The manufacture approach of the semi-conductor thin film characterized by exfoliating a semi-conductor thin film from said semiconducting crystal substrate in this hydrogen high concentration layer after forming the hydrogen high concentration layer which has a concentration peak in a location with a depth of 5 micrometers or more from said main front face in the hydrogen concentration profile of the depth direction by pouring in a hydrogen anion from the main front face to a semiconducting crystal substrate.

[Claim 2] The manufacture approach of the semi-conductor thin film according to claim 1 characterized by exfoliating said semi-conductor thin film in said hydrogen high concentration layer by heat-treating to said semiconducting crystal substrate after forming said hydrogen high concentration layer.

[Claim 3] The manufacture approach of the semi-conductor thin film according to claim 1 or 2 characterized by said semiconducting crystal substrate being a silicon single crystal.

[Claim 4] The manufacture approach of a semi-conductor thin film given in claim 1 characterized by the resistivity of said semiconducting crystal substrate being 0.04-0.1-ohmcm thru/or any 1 term of 3.

[Claim 5] The manufacture approach of the solar battery characterized by including the process which manufactures a semi-conductor thin film by the approach of a publication in claim 1 thru/or any 1 term of 4, and the electrode formation process which forms the electrode for power fetch in the main front face of said semi-conductor thin film.

---

[Translation done.]

## \* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the manufacture approach of a semi-conductor thin film, and the manufacture approach of a solar battery of having used it.

[0002]

[Description of the Prior Art] Although a solar battery is a semiconductor device which transforms light energy into power and has a p-n junction form, a pin form, a shot key form, etc., the p-n junction form is used most widely. Drawing 2 is the mimetic diagram showing an example of the cross-section structure of a p-n junction form solar battery which used the silicon single crystal. That is, the p-n junction section 48 is formed by forming the diffusion layer 42 of n mold dopant in the first Lord front-face side of Si single crystal substrate 41. The depth from the main front face of a substrate 41 to p-n junction 48 is usually about 0.5 micrometers. In addition, the diffusion layer 42 of n mold dopant is formed by diffusing phosphorus (P), for example from the main front face of a p-type silicon single crystal substrate.

[0003] the substrate 41 with which the p-n junction section 48 was formed -- further -- an oxide film 43 -- the -- after forming in a 1 main front face -- the -- the [ a 1 main front face and ] -- in order to attach the cathode electrode 44 and the anode electrode 45 (electrode for power fetch) to a 2 main front face and to reduce loss of the light energy by reflection of light further -- the -- it becomes a photovoltaic cell by attaching an antireflection film 47 to a 1 main front-face side. The solar battery of such structure serves as the main force of the solar battery which has generally spread from the ability also of the silicon single crystal substrate for solar batteries to be manufactured comparatively easily.

[0004] In the silicon single crystal system solar battery using p-n junction, if the photon which has the energy more than forbidden-band width of face is absorbed by optical exposure as shown in drawing 3, in p mold field and n mold field, an electron and an electron hole will be generated by optical pumping as a minority carrier, and it will be spread towards a joint, respectively. The internal field (the so-called "the fixed electric field (build-in)") has arisen by formation of an electric double layer, an electron is drawn in n mold field, and an electron hole is drawn in p mold field by this internal field, respectively, it dissociates, and the electron and electron hole which have been diffused as a minority carrier serve as a majority carrier at a joint. Consequently, p mold field and n mold field are charged in forward and negative, respectively, and electromotive force  $\Delta E$  of a solar battery produces them in inter-electrode [ which was prepared in each part ].

[0005] Moreover, the output characteristics of a solar battery are evaluated by generally measuring an output current electrical-potential-difference curve as shown in drawing 4 R> 4 using a solar simulator. Value:  $\eta = \frac{P_m}{(S \times I)} \times 100$  which (ed) the maximum output  $P_m$ , a call, and this  $P_m$  with all the light energies (luminous intensity to which component area and I irradiate  $S \times I : S$ ) that carry out incidence of the point  $P_m$  that product  $I_p$  \*\*\*\* of the output current  $I_p$  and output voltage \*\*\*\* serves as max to a solar battery on this curve (%) is defined as conversion efficiency  $\eta$  of a solar battery. In order to raise conversion efficiency  $\eta$  a passage clear also from drawing 4, it is important to enlarge a short-circuit current  $I_{sc}$  (for it to

be an output current value at the time of  $V=0$  on a current-voltage curve) or open circuit voltage  $V_{oc}$  (similarly output voltage value at the time of  $I=0$ ) and to make an output current electrical-potential-difference curve into the thing of the configuration near a square shape if possible.

[0006] Since a high current is acquired more for the direction which is low resistivity, open circuit voltage  $V_{oc}$  increases and semiconductor wafers, such as a silicon wafer used as a substrate for solar batteries, become possible [ gathering conversion efficiency etc ]. It is unescapable that an electron diffuses p mold field and an electron hole diffuses n mold field as a minority carrier, respectively until it reaches an electrode, and it will disappear, if recombined with the electron hole or electron which is a majority carrier till then, and it becomes impossible however, to contribute to electromotive force generating on the principle of a p-n junction mold solar battery.

[0007] Here, as for making the resistivity of a wafer low, dopant concentration \*\*\*\*\* means that carrier concentration becomes high. Consequently, since the probability of the above recombination disappearances also becomes high, the life time of the minority carrier in a wafer becomes short, and it leads to spoiling the fall of open circuit voltage  $V_{oc}$ , as a result conversion efficiency etc. Drawing 5 shows the relation between dopant concentration and the life time of a minority carrier, and it is shown that life time becomes low, so that dopant concentration becomes high. Moreover, drawing 6 shows the relation between substrate resistivity and the diffusion length of a minority carrier, life time falls, so that substrate resistivity becomes low, and signs that diffusion length also becomes short are shown.

[0008] In this case, if thickness of a wafer is made small even when life time \*\*\*\*\* has short diffusion length, since a minority carrier can reach an electrode, without recombining, it can use a low resistivity wafer more and can improve conversion efficiency etc as a result.

[0009] However, if the thickness of a wafer becomes extremely small, on a front face, the light which did not generate an electron / electron hole pair will \*\*come to be easy from a rear face, and will lead to decline in conversion efficiency etc. the anode electrode 45 by the side of a rear face in order to prevent this -- the rear-face whole -- a wrap -- it forms like, and it considers as the reflective film or irregularity is formed in a front face by texture processing etc. for scattered reflection -- although the approach is proposed, since the ratio into which the light which carried out rear-face reflection falls out from a front face is also high -- effectiveness -- not necessarily -- enough -- \*\*\*\* -- it cannot say. Moreover, if light falls out from a front face, the flux of light shut up by continuation reflection on the front reverse side in a substrate will decrease, as a result it will fall, the probability of occurrence etc, i.e., the conversion efficiency, of an electron / electron hole pair. Drawing 7 attaches and shows the relation between wafer thickness and conversion efficiency etc, when various values are assumed as a count of reflection within a wafer. When thickness is set to 5 micrometers or less according to this, it turns out that conversion efficiency etc falls suddenly to reflection by 10 to 100 most realistic times. Therefore, it turns out that it is A from a viewpoint of the improvement in conversion efficiency etc for the silicon wafer for solar batteries to set a lower limit to about 5 micrometers, and to make it as thin as possible in the range which is not less than this.

[0010]

[Problem(s) to be Solved by the Invention] However, since it is what is performed to a semiconductor ingot, combining suitably mechanical or chemical processes, such as a slice, a lap, and etching, in the processing approach of the present common wafer, it is difficult to obtain a thin wafer 100 micrometers or less, and there is also much futility of the machining allowance at the time of processing.

[0011] on the other hand, the so-called smart cut (trademark) which makes a thin film exfoliate with the combination of the hydrogen impregnation / heat treatment indicated by JP,5-211128,A -- production of a thin film with a thickness of about several micrometers or less is possible for law, without generating most machining allowances at the time of processing. However, in order to form a thin film with a thickness of 5 micrometers or more which was described above, it is necessary to set energy of the hydrogen ion to pour in to 1 or more MeVs on count. Since the approach of pouring in ion with such high energy stopped easily being able to reach to the depth

which the ion beam to pour in emits when the injector of ion becomes intricately and expensive, and exceeds 5 micrometers, it was not a realistic approach.

[0012] The technical problem of this invention is thicker than the lower limit of the conventional smart cutting method, as a result is to offer the manufacture approach of the manufacture approach of the semi-conductor thin film which can be manufactured in the high yield and quantity efficiency and the solar battery using it. [ thin film / suitable for a solar battery etc. / semi-conductor ]

[0013]

[Means for Solving the Problem and its Function and Effect] In order to solve the above-mentioned technical problem, after the manufacture approach of the semi-conductor thin film of this invention forms the hydrogen high concentration layer which has a concentration peak in a location with a depth of 5 micrometers or more from the main front face in the hydrogen concentration profile of the depth direction by pouring in a hydrogen anion from the main front face to a semiconducting crystal substrate, it is characterized by exfoliating a semi-conductor thin film from a semiconducting crystal substrate in this hydrogen high concentration layer.

[0014] Moreover, the manufacture approach of the solar battery of this invention is characterized by including the process which manufactures a semi-conductor thin film by the above-mentioned approach, and the electrode formation process which forms the electrode for power fetch in the main front face of a semi-conductor thin film.

[0015] In this invention, in order to use the semiconducting crystal substrate used as an ingredient without futility, after pouring in a hydrogen ion and forming a hydrogen high concentration layer, the approach of exfoliating a semi-conductor thin film in the hydrogen high concentration layer is adopted. However, since impurity ion and hydrogen content child ion, such as a metal ion, are also formed in coincidence when generating a hydrogen cation (proton), it is necessary to carry out mass separation of the generated ion beam. Moreover, it is difficult to form the collimated beam which can carry out the package exposure of the ion all over a wafer, and it cannot but scan the convergence beam which took out only the cation of hydrogen. the more the energy and the current value of an ion beam to pour in become large, before [ therefore, ] arriving at a wafer front face the more -- a convergence beam -- emitting -- being easy -- it essentially becomes impossible for a wafer which exceeds 5 micrometers to be deep and to pour in until ion as a result.

[0016] Then, in order to solve this problem, in this invention, the description is that it uses a hydrogen anion. Since it is not necessary to carry out mass analysis of the ion beam generated since impurity ion or molecular ion, such as a metal ion, were not formed and a collimated beam can be easily formed when a hydrogen anion is used, the package exposure of the ion can be carried out all over a wafer. and since a beam does not emit, according to the height of impregnation energy, a wafer is deep, until impregnation can be carried out, and it becomes possible to pour in a predetermined injection rate to the depth which exceeds 5 micrometers.

[0017] In the approach of above-mentioned this invention, a semi-conductor thin film with a thickness of 5 micrometers or more the concentration peak location of whose is the purpose of this invention in a depth of less than 5 micrometers from the main front face is not obtained in the hydrogen concentration profile formed in the semiconducting crystal substrate when forming a hydrogen high concentration layer by hydrogen anion impregnation.

[0018] If the conversion efficiency  $\eta$  when assuming ten - 100 reflection is especially taken into consideration about the conversion efficiency by the above mentioned reflection in the case of the semi-conductor thin film for solar batteries, in securing 10 micrometers or more of thickness of a semi-conductor thin film, i.e., the process in this case, it is desirable to form a hydrogen high concentration layer so that a concentration peak location may be formed in a location with a depth of 10 micrometers or more from the main front face.

[0019] Moreover, although the thin film whose thickness final also as an application of a thin film integrated circuit not only like the object for solar batteries but an IC card is 5 - about 10 micrometers of numbers may be required, also in such a purpose, the manufacture approach of the semi-conductor thin film by hydrogen anion impregnation of this invention is applicable.

[0020]

[Embodiment of the Invention] Although the case where a silicon single crystal wafer is used is mentioned as an example and is hereafter explained as a semiconducting crystal substrate about this invention, this invention is not limited to a silicon single crystal, for example, can be applied also to compound semiconductor crystal substrates, such as silicon polycrystal and GaAs.

[0021] First, the silicon single crystal wafer as a semiconducting crystal substrate used as a raw material material is set in the ion implantation equipment constituted possible [ impregnation of a hydrogen anion ]. Such ion implantation equipment is usable in the well-known thing currently indicated by JP,2000-21597,A. And using this equipment, as shown in drawing 1 (a), a hydrogen negative ion beam is irradiated on the main front face of a silicon single crystal wafer, and a hydrogen ion is driven in. Since an parallel ion beam can be formed easily in the case of a hydrogen anion, it is possible to pour a hydrogen ion into homogeneity simultaneous all over the main front face of a silicon single crystal wafer.

[0022] Of the exposure of the above hydrogen negative ion beams, as shown in drawing 1 (b), a hydrogen high concentration layer is formed in the location of the fixed depth from the main front face by the side of the exposure of a silicon single crystal wafer. When this hydrogen high concentration layer measures the hydrogen concentration profile of the depth direction of a wafer, depth  $d$  5 micrometers or more from a front face is formed so that the peak location of hydrogen concentration may be desirably generated in location of 10 micrometers or more. In order to form a hydrogen high concentration layer in such a peak location, it is required to set up the impregnation energy according to required peak location depth  $d$ , and to pour in a hydrogen anion. As a result of this invention persons' measuring the hydrogen concentration profile of the depth direction by SIMS (secondary ion mass spectroscopy), when impregnation energy was set to 370keV(s), it turned out that the hydrogen high concentration layer whose peak location is about 5 micrometers and whose concentration half-value width is about 0.6 micrometers is obtained, and the hydrogen high concentration layer whose concentration half-value width is about 0.6 micrometers is formed in the location of about 10 micrometers by the impregnation energy of 725keV.

[0023] In addition, such a stripped plane steeper [ the hydrogen concentration half-value width of a hydrogen high concentration layer ] and smooth is obtained that this is narrow. In order to perform smooth and smooth exfoliation, it is desirable for  $1 \times 10^{20} \text{ 3}$  and hydrogen concentration half-value width/cm to be [ the hydrogen concentration absolute value in the peak location of a hydrogen high concentration layer ] 0.5 micrometers – 1 micrometer cm. [ three to  $5 \times 10^{21}$  ] [ / ] If exfoliation with the hydrogen concentration absolute value normal at less than [  $1 \times 10^{20} \text{ //cm}$  ] three in the peak location of a hydrogen high concentration layer becomes impossible and it exceeds  $5 \times 10^{21} \text{ 3}$  [ / ] cm, for too much increase of an injection rate, an impregnation process will long-time-ize and it will be hard coming to avoid decline in manufacture efficiency. Moreover, if it is going to set hydrogen concentration half-value width to 0.5 micrometers or less, a hydrogen concentration absolute value becomes insufficient, and if trouble may be caused to normal exfoliation and it exceeds 1 micrometer, it will be hard coming to obtain a steep and smooth stripped plane. It will not become possible without by adopting a hydrogen anion to realize such a hydrogen concentration absolute value and hydrogen concentration half-value width in the above peak location depth (that is, 5 micrometers or more, desirably from a front face 10 micrometers or more).

[0024] If impregnation of a hydrogen anion is completed, as shown in drawing 1 (c), the wafer after hydrogen impregnation will be divided into an exfoliation wafer (semi-conductor thin film) and a residual wafer in the formed hydrogen high concentration layer. This separation (exfoliation) can be performed by heat-treating the dose of hydrogen anion impregnation for example, at the temperature of 400–600 degrees C to two or more  $1 \times 10^{16}$  ions/cm, then this ion-implantation Ushiro. Moreover, with [ about  $1.5 \times 10^{17}$  ions/cm ] two [ or more ], exfoliation can be produced even if it does not add heat treatment.

[0025] Even if it is which case, in case it dissociates, it is necessary to handle using a means, for example, a vacuum chuck, to hold an exfoliation wafer, an electrostatic chuck, a Verneuil method, etc. so that an exfoliation wafer may not be damaged. On the other hand, there is also the approach of pasting up the maintenance base with adhesives, or sticking pressure-sensitive

adhesive tape etc., and handling an exfoliation wafer. Since each of these is well-known technique, detailed explanation is omitted. In addition, in order to handle without damaging the thin film of a large area, it is necessary to hold by the holding power of homogeneity over the whole surface. For example, when using a vacuum chuck, it is desirable that a minute adsorption hole uses what is formed in homogeneity and high density all over a maintenance side.

[0026] In addition, as mentioned above, when using an exfoliation wafer as an object for solar batteries, the silicon single crystal wafer is advantageous when the direction which is low resistivity raises conversion efficiency  $\eta$ . In this case, when the conversion efficiency  $\eta$  by the count of reflection of the diffusion length of a carrier or incident light is taken into consideration, 5 micrometers of lower limits of an exfoliation wafer are 10 micrometers desirably. For example, when thickness is set to 10 micrometers, the resistivity of an exfoliation wafer can be reduced to 0.04-ohmcm.

[0027] On the other hand, if the thickness of an exfoliation wafer exceeds 30 micrometers, as shown in drawing 7, since the increment in conversion efficiency  $\eta$  needs to make high energy extremely for it to be hardly able to wish and impregnation energy of an anion, it is not realistic. In addition, if drawing 6 is referred to in order to obtain an exfoliation wafer with a thickness of 30 micrometers when the diffusion length of a carrier is taken into consideration, as for the resistivity of the silicon single crystal wafer used as a raw material material, it turns out that about 0.1-ohmcm is a minimum. Therefore, as for the resistivity of the semi-conductor single crystal substrate used in this invention, it is desirable that it is 0.04-0.1-ohmcm.

[0028] Moreover, in order to use as an object for solar batteries, as shown in drawing 2, it is necessary to form p-n junction into a wafer. For example, when using the silicon wafer of p mold, after making the surface section diffuse n mold dopant beforehand and forming n type layer, hydrogen anion impregnation may be performed, after separating an exfoliation wafer after hydrogen anion impregnation, dopant diffusion may be performed to the exfoliation wafer, n type layer may be formed, or any are sufficient.

[0029] The exfoliation wafer after separation is pasted up for example, on a support substrate, and mechanical polishing or etching (chemical polishing) by the acid or the alkali water solution removes the surface section of this stripped plane several nm in thickness -, and about 100nm of numbers if needed for flattening of the micro irregularity in the stripped plane, and the damage removal by the ion implantation. Then, a solar battery will be obtained, if the cathode electrode 44, the anode electrode 45, or antireflection film 47 grade is formed in each main front face of the obtained exfoliation wafer 1 as shown in drawing 2. In addition, the damage by the ion implantation may be removable by heat treatment of a component formation process. In this case, it is also possible to apply to a device chemically-modified [ consecutive ] degree without completely performing polish etc.

[0030] Hereafter, the modification of this invention is explained. the insulating wafer which consisted of an alumina, quartz glass, or other insulating glass as the exfoliation wafer obtained by the approach of this invention was shown, for example in drawing 9 (a), although it is also possible to use for devices, such as a solar battery, as it is as mentioned above -- or as it sticks on the silicon oxide layer formed on the silicon wafer and is shown in (b), it can also consider as a SOI (Silicon on Insulator) wafer. According to this, by the conventional smart cutting method, the thick-film SOI wafer with which obtaining has a SOI layer with a difficult thickness of 5 micrometers or more can be manufactured easily, for example, it can be used suitable for a thin film integrated circuit etc.

[0031] Moreover, although an electrode must be formed also in the rear face (a stripped plane is a field of the opposite side) of an exfoliation wafer when using it for a solar battery, the following approaches are also employable as the technique of having served as improvement in handling nature in this case. That is, as shown in drawing 10 (a), aluminum system metal substrate which consists of metal aluminum or an aluminium alloy is prepared, and as shown in (b), this is carried out adhesion and a laminating in the condition before dividing an exfoliation wafer into the near main front face used as the exfoliation wafer of the wafer after hydrogen impregnation. And as shown in (c), heat treatment for separation is performed in the condition. Thereby, separation of an exfoliation wafer and junction to aluminum system metal substrate and an exfoliation wafer

can be performed to coincidence. heat treatment temperature -- 400–600 degrees C -- it can carry out -- desirable -- the duality of aluminum-Si -- it is better than eutectic temperature (about 577 degrees C) to carry out at low temperature, and to carry out still more desirably directly under eutectic temperature (for example, 567 degrees C – 576 degrees C). As shown in (d), aluminum system metal substrate is usable as a cathode electrode, and if it forms an anode electrode in the near main front face used as another side and the light-receiving side of an exfoliation wafer, it is usable as a solar battery. In addition, junction metal layers, such as aluminum vacuum evaporation layer, are beforehand formed in the near main front face used as the exfoliation wafer of the wafer after hydrogen impregnation, and you may make it join aluminum system metal substrate to this, as an alternate long and short dash line shows all over drawing.

[0032] Moreover, although the above operation gestalt explained the case where an anion was injected into the front face of a silicon single crystal wafer, it is also possible to perform hydrogen anion impregnation to the end face of a silicon single crystal ingot before wafer-izing, and to obtain a direct exfoliation wafer from an ingot.

[0033]

[Example] The ion implantation of the hydrogen anion (H-) was carried out to the front face of the diameter of 150mm, the resistivity cm of 0.04ohms, crystal orientation <100>, and a boron dope p-type silicon single crystal wafer with a thickness of 625 micrometers on condition that 725keV(s) and dose  $1 \times 10^{17}$  ions/cm<sup>2</sup>. A sample is started from ion-implantation Ushiro's wafer, and the result of having analyzed the hydrogen concentration profile of the depth direction by SIMS is shown in drawing 8 . It turns out that the hydrogen high concentration layer which has the peak of hydrogen in depth of about 10 micrometers from a front face is formed.

[0034] Next, 500 degrees C and heat treatment for 30 minutes were performed by holding the front face which carried out hydrogen anion impregnation using the electrostatic chuck made from a ceramic about another silicon single crystal wafer produced on the same conditions as the above, and heating a wafer at a heater from a rear face (an ion-implantation side being a field of the opposite side) in the condition. Exfoliation occurred to the wafer by this heat treatment, and the exfoliation wafer was obtained in the form held at the electrostatic chuck. As a result of observing the cross section of the obtained exfoliation wafer with a scanning electron microscope, it turned out that the thickness of a silicon thin film is about 10 micrometers.

---

[Translation done.]



**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**DESCRIPTION OF DRAWINGS**

---

[Brief Description of the Drawings]

[Drawing 1] The process explanatory view showing an example of the manufacture approach of the semi-conductor thin film concerning this invention.

[Drawing 2] The perspective view showing typically the example of a configuration of a p-n junction mold solar battery.

[Drawing 3] The principle explanatory view of a p-n junction mold solar battery.

[Drawing 4] The explanatory view of the property parameter of a solar battery.

[Drawing 5] The graph which shows the relation of the dopant concentration and minority carrier life time in a solar battery.

[Drawing 6] The graph which shows the relation between the resistivity of a silicon single crystal wafer, and the minority carrier diffusion length of a wafer.

[Drawing 7] The graph which shows the relation between the thickness of a silicon single crystal wafer, and solar-battery conversion efficiency about the various counts of reflection.

[Drawing 8] Drawing showing the measurement result of the depth direction hydrogen concentration profile obtained about the wafer after hydrogen impregnation in the example.

[Drawing 9] The process explanatory view showing an example of an approach which joins an insulating substrate to an exfoliation wafer and obtains a SOI wafer.

[Drawing 10] The process explanatory view showing an example of an approach which joins aluminum system metal substrate to an exfoliation wafer, and manufactures a solar battery using this.

---

[Translation done.]

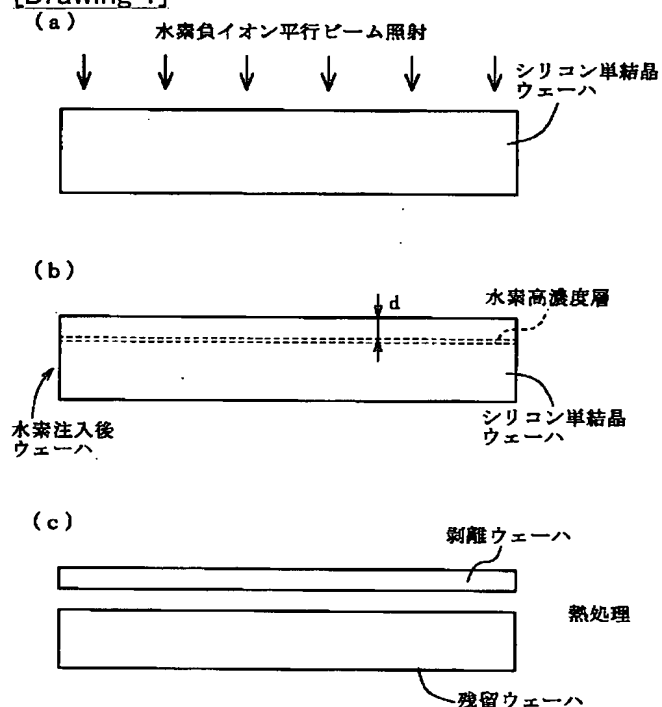
\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

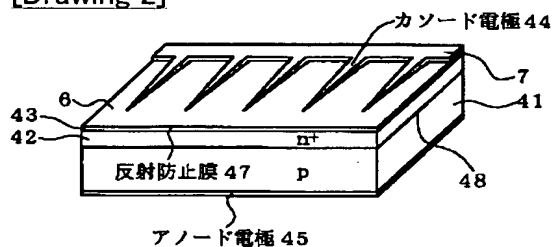
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DRAWINGS

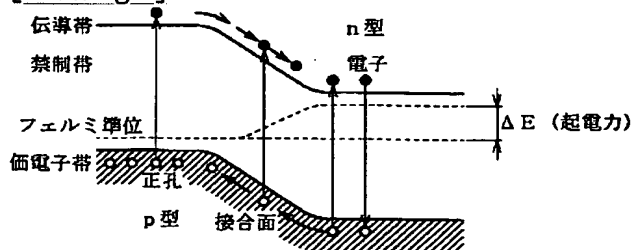
[Drawing 1]



[Drawing 2]

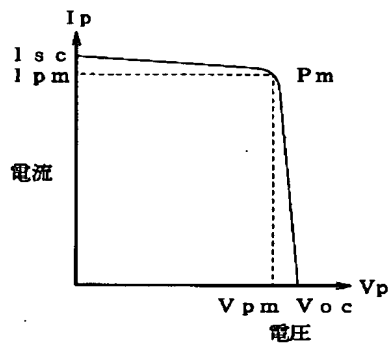


[Drawing 3]



# [Drawing 4]

太陽電池の電流電圧曲線



$I_{sc}$  : 短絡電流

$V_{oc}$  : 開放電圧

$I_{pm}$  : 最大出力動作電流

$V_{pm}$  : 最大出力動作電圧

$P_m \equiv I_{pm} \times V_{pm}$  : 最大出力

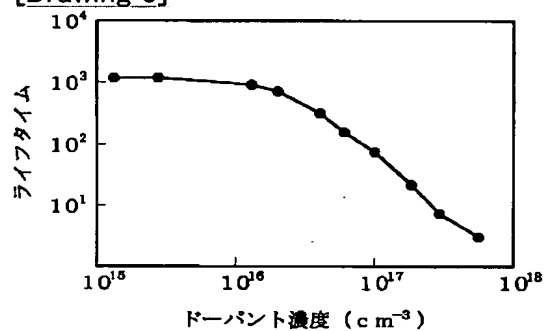
$FF \equiv I_{pm} \times V_{pm} / (I_{sc} \times V_{oc})$  : フィルファクタ (曲線因子)

$\eta \equiv \{ I_{pm} \times V_{pm} \times / (S \times I) \} \times 100 (\%)$  : 変換効率

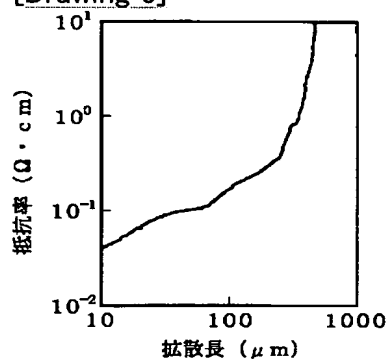
$S$  : 素子面積

$I$  : 光照射強度

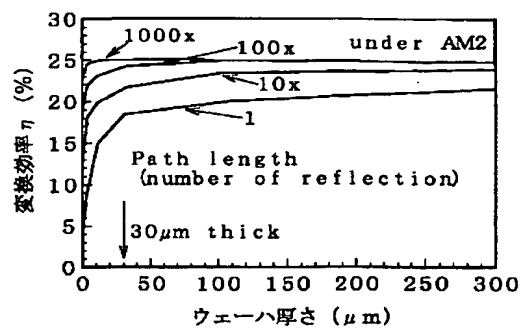
# [Drawing 5]



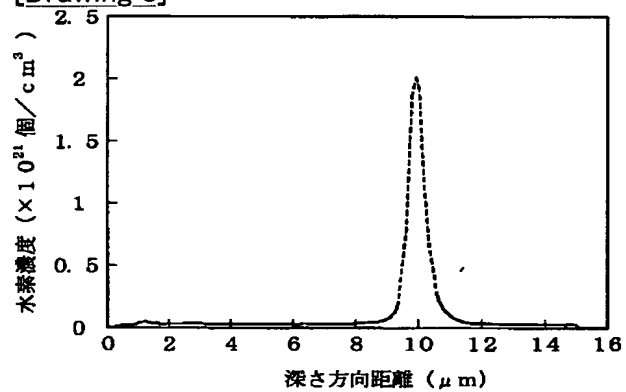
# [Drawing 6]



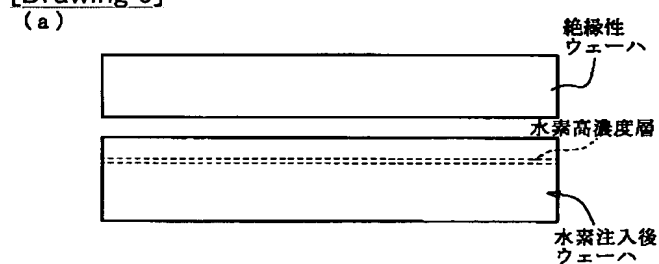
# [Drawing 7]



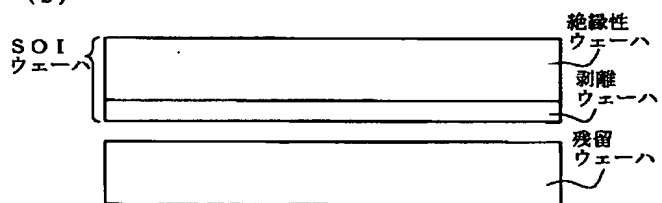
[Drawing 8]



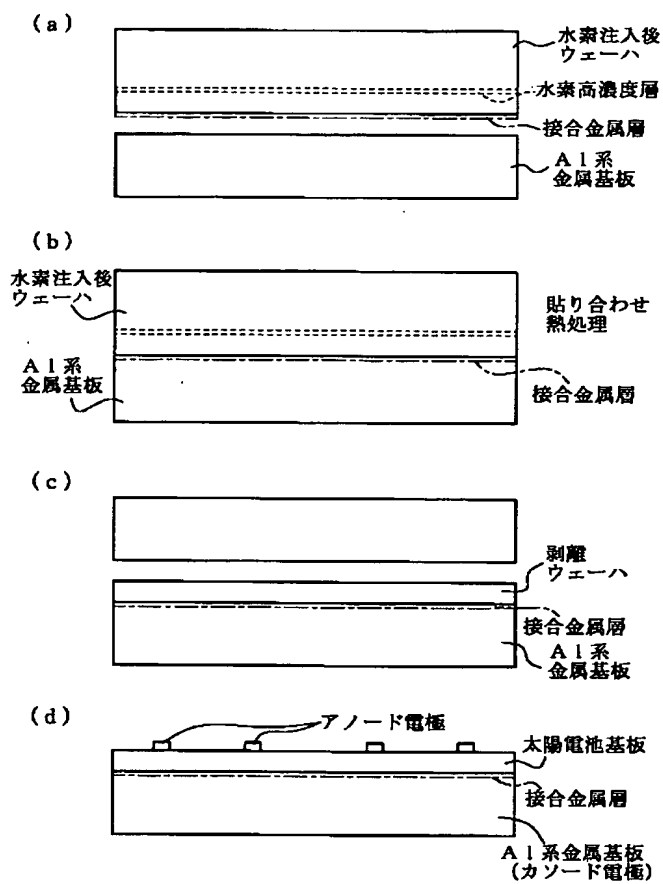
[Drawing 9]



(b)



[Drawing 10]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-17723

(P2003-17723A)

(43) 公開日 平成15年1月17日 (2003.1.17)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード(参考)
H 0 1 L 31/04		C 2 3 C 14/48	Z 4 K 0 2 9
C 2 3 C 14/48		H 0 1 L 27/12	B 5 F 0 5 1
H 0 1 L 27/12		31/04	X

審査請求 未請求 請求項の数 5 O L (全 7 頁)

(21) 出願番号 特願2001-198014(P2001-198014)

(22) 出願日 平成13年6月29日 (2001.6.29)

(71) 出願人 000190149

信越半導体株式会社

東京都千代田区丸の内1丁目4番2号

(72) 発明者 阿部 孝夫

群馬県安中市磯部二丁目13番1号 信越半  
導体株式会社半導体磯部研究所内

(72) 発明者 横川 功

群馬県安中市磯部二丁目13番1号 信越半  
導体株式会社半導体磯部研究所内

(74) 代理人 100095751

弁理士 菅原 正倫

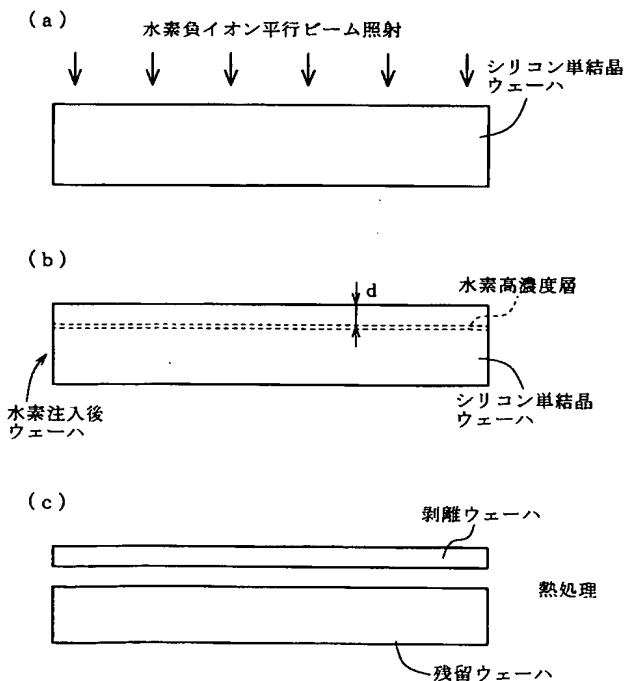
最終頁に続く

(54) 【発明の名称】 半導体薄膜の製造方法及び太陽電池の製造方法

(57) 【要約】

【課題】 従来のスマートカット法の下限值よりも厚く、ひいては太陽電池等に適した半導体薄膜を、高歩留まり・高能率にて製造可能な半導体薄膜の製造方法を提供する。

【解決手段】 半導体結晶基板に対し、その主表面から水素負イオンを注入することにより、深さ方向の水素濃度プロファイルにおいて、主表面から深さ5 $\mu$ m以上の位置に濃度ピークを有する水素高濃度層を形成した後、該水素高濃度層において半導体結晶基板より半導体薄膜を剥離する



## 【特許請求の範囲】

【請求項 1】 半導体結晶基板に対し、その主表面から水素負イオンを注入することにより、深さ方向の水素濃度プロファイルにおいて、前記主表面から深さ  $5\mu\text{m}$  以上の位置に濃度ピークを有する水素高濃度層を形成した後、該水素高濃度層において前記半導体結晶基板より半導体薄膜を剥離することを特徴とする半導体薄膜の製造方法。

【請求項 2】 前記水素高濃度層を形成した後、前記半導体結晶基板に熱処理を施すことにより前記水素高濃度層において前記半導体薄膜を剥離することを特徴とする請求項 1 に記載の半導体薄膜の製造方法。

【請求項 3】 前記半導体結晶基板がシリコン単結晶であることを特徴とする請求項 1 又は 2 に記載の半導体薄膜の製造方法。

【請求項 4】 前記半導体結晶基板の抵抗率が  $0.04 \sim 0.1\Omega\text{cm}$  であることを特徴とする請求項 1 ないし 3 のいずれか 1 項に記載の半導体薄膜の製造方法。

【請求項 5】 請求項 1 ないし 4 のいずれか 1 項に記載の方法により半導体薄膜を製造する工程と、前記半導体薄膜の主表面に電力取出用電極を形成する電極形成工程と、を含むことを特徴とする太陽電池の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は半導体薄膜の製造方法と、それを用いた太陽電池の製造方法に関する。

## 【0002】

【従来の技術】 太陽電池は、光エネルギーを電力に変換する半導体素子であり、 $p-n$  接合形、 $pin$  形、ショットキー形などがあるが、 $p-n$  接合形が最も広く用いられている。図 2 は、シリコン単結晶を用いた  $p-n$  接合形太陽電池の断面構造の一例を示す模式図である。すなわち、 $Si$  単結晶基板 41 の第一主表面側に  $n$  型ドーパントの拡散層 42 を形成することにより、 $p-n$  接合部 48 が形成される。基板 41 の主表面から  $p-n$  接合部 48 までの深さは、通常  $0.5\mu\text{m}$  程度である。なお、 $n$  型ドーパントの拡散層 42 は、 $p$  型シリコン単結晶基板の主表面から、例えばリン (P) を拡散することにより形成する。

【0003】  $p-n$  接合部 48 が形成された基板 41 は、さらに、酸化膜 43 を第一主表面に形成した後に、第一主表面及び第二主表面に、カソード電極 44 及びアノード電極 45 (電力取出用電極) を付け、さらに、光の反射による光エネルギーの損失を減らすために、第一主表面側に反射防止膜 47 を付けることにより、太陽電池セルとなる。このような構造の太陽電池は、太陽電池用シリコン単結晶基板も比較的容易に製造できることから、一般に普及している太陽電池の主力となっている。

【0004】  $p-n$  接合を利用するシリコン単結晶系太

陽電池においては、図 3 に示すように、光照射により、禁制帯幅以上のエネルギーを有する光子を吸収すると、 $p$  型領域及び  $n$  型領域では光励起により電子と正孔とが少数キャリアとして生成され、それぞれ接合部に向けて拡散する。接合部には、電気二重層の形成により内部電界 (いわゆる「作りつけられた (build-in) 電界」) が生じており、少数キャリアとして拡散してきた電子と正孔とはこの内部電界により、電子は  $n$  型領域に、正孔は  $p$  型領域にそれぞれ引き込まれて分離され、多数キャリアとなる。その結果、 $p$  型領域と  $n$  型領域とはそれぞれ正と負とに帯電して、各部に設けた電極間に太陽電池の起電力  $\Delta E$  が生ずる。

【0005】 また、太陽電池の出力特性は、一般に、図 4 に示すような出力電流電圧曲線を、ソーラーシミュレータを用いて測定することにより評価される。この曲線上で、出力電流  $I_p$  と出力電圧  $V_p$  との積  $I_p \cdot V_p$  が最大となる点  $P_m$  を最大出力  $P_m$  と呼び、該  $P_m$  を太陽電池に入射する全光エネルギー ( $S \times I$ :  $S$  は素子面積、 $I$  は照射する光の強度) にて除した値:  $\eta \equiv \{P_m / (S \times I)\} \times 100$  (%) が太陽電池の変換効率  $\eta$  として定義される。図 4 から明らかな通り、変換効率  $\eta$  を高めるには、短絡電流  $I_{sc}$  (電流電圧曲線上にて  $V=0$  のときの出力電流値) あるいは開放電圧  $V_{oc}$  (同じく  $I=0$  のときの出力電圧値) を大きくすること、及び、出力電流電圧曲線をなるべく角型に近い形状のものとするのが重要である。

【0006】 太陽電池用基板として使用されるシリコンウェーハ等の半導体ウェーハは、低抵抗率である方がより大電流が得られるため、開放電圧  $V_{oc}$  が増加し、変換効率  $\eta$  を上げることが可能となる。しかしながら、 $p-n$  接合型太陽電池の原理上、電極に到達するまでは電子は  $p$  型領域を、正孔は  $n$  型領域をそれぞれ少数キャリアとして拡散することが不可避であり、それまでに多数キャリアである正孔あるいは電子と再結合すれば消滅し、起電力発生には寄与できなくなる。

【0007】 ここで、ウェーハの抵抗率を低くすることは、ドーパント濃度ひいてはキャリア濃度が高くなることを意味する。その結果、上記のような再結合消滅の確率も高くなるので、ウェーハ中の少数キャリアのライフタイムが短くなり、開放電圧  $V_{oc}$  の低下、ひいては変換効率  $\eta$  を損ねることにつながる。図 5 はドーパント濃度と少数キャリアのライフタイムとの関係を示し、ドーパント濃度が高くなるほどライフタイムが低くなることを示している。また、図 6 は、基板抵抗率と少数キャリアの拡散長との関係を示し、基板抵抗率が低くなるほどライフタイムが低下して、拡散長も短くなる様子が示されている。

【0008】 この場合、ライフタイムひいては拡散長が短い場合でも、ウェーハの厚さを小さくすれば、少数キャリアは再結合することなく電極に到達できるので、よ

り低抵抗率ウェーハが利用でき、結果として変換効率 $\eta$ を向上できる。

【0009】ところが、ウェーハの厚さが極端に小さくなると表面で、電子／正孔対を発生しなかった光が裏面から抜やすくなり、変換効率 $\eta$ の低下につながる。これを防止するため、例えば裏面側のアノード電極45を、裏面全体を覆うように形成して反射膜としたり、テクスチャ処理等により表面に乱反射のために凹凸を形成したりする方法が提案されているが、裏面反射した光が表面から抜けてしまう比率も高いため、効果は必ずしも十分とはいえない。また、光が表面から抜けてしまえば、表裏での連続反射により基板内に閉じ込められる光束が減少し、ひいては電子／正孔対の発生確率すなわち変換効率 $\eta$ は低下してしまう。図7は、ウェーハ厚さと変換効率 $\eta$ との関係を、ウェーハ内での反射回数として種々の値を想定した場合につき示すものである。これによると、厚さが $5\mu\text{m}$ 以下になると、最も現実的な10～100回反射に対して、急に変換効率 $\eta$ が低下してしまうことがわかる。従って、太陽電池用のシリコンウェーハは、下限値を $5\mu\text{m}$ 程度として、これを下回らない範囲でなるべく薄くすることが変換効率 $\eta$ 向上の観点から優であることがわかる。

#### 【0010】

【発明が解決しようとする課題】ところが、現状の一般的なウェーハの加工方法の場合、半導体インゴットに対し、スライス、ラップ及びエッチング等の機械的あるいは化学的な工程を適宜組み合わせで行なうものであるため、 $100\mu\text{m}$ 以下の薄いウェーハを得ることは困難であり、かつ、加工時の取り代の無駄も多い。

【0011】これに対し、特開平5-211128号に開示された、水素注入／熱処理の組み合わせにより薄膜を剥離させる、いわゆるスマートカット（登録商標）法は、加工時に取り代をほとんど発生させずに、厚さ数 $\mu\text{m}$ 程度以下の薄膜の作製が可能である。しかしながら、上記したような厚さ $5\mu\text{m}$ 以上の薄膜を形成するためには、注入する水素イオンのエネルギーを計算上1MeV以上にすることが必要である。そのような高エネルギーでイオンを注入する方法は、イオンの注入装置が複雑、高価になる上、注入するイオンビームが発散してしまい、 $5\mu\text{m}$ を超えるような深さまで到達しにくくなるため、現実的な方法ではなかった。

【0012】本発明の課題は、従来のスマートカット法の下限值よりも厚く、ひいては太陽電池等に適した半導体薄膜を、高歩留まり・高能率にて製造可能な半導体薄膜の製造方法と、それを用いた太陽電池の製造方法とを提供することにある。

#### 【0013】

【課題を解決するための手段及び作用・効果】上記の課題を解決するために、本発明の半導体薄膜の製造方法は、半導体結晶基板に対し、その主表面から水素負イオ

ンを注入することにより、深さ方向の水素濃度プロファイルにおいて、主表面から深さ $5\mu\text{m}$ 以上の位置に濃度ピークを有する水素高濃度層を形成した後、該水素高濃度層において半導体結晶基板より半導体薄膜を剥離することを特徴とする。

【0014】また、本発明の太陽電池の製造方法は、上記の方法により半導体薄膜を製造する工程と、半導体薄膜の主表面に電力取出用電極を形成する電極形成工程とを含むことを特徴とする。

【0015】本発明においては、材料となる半導体結晶基板を無駄なく利用するために、水素イオンを注入して水素高濃度層を形成した後、その水素高濃度層において半導体薄膜を剥離する方法を採用する。しかしながら、水素正イオン（プロトン）を発生させる場合、金属イオン等の不純物イオンや水素分子イオンも同時に形成されるため、発生したイオンビームを質量分離する必要がある。また、ウェーハ全面にイオンを一括照射できるような平行ビームを形成することが困難であり、水素の正イオンのみを取り出した収束ビームをスキャンせざるを得ない。従って、注入するイオンビームのエネルギーや電流値が大きくなればなるほど、ウェーハ表面に到達する前に収束ビームが発散しやすくなり、結果的に、 $5\mu\text{m}$ を超えるようなウェーハの奥深くまでイオンを注入することが、本質的に不能となる。

【0016】そこで、この問題を解決するために、本発明においては、水素負イオンを使用する点に特徴がある。水素負イオンを用いた場合、金属イオン等の不純物イオンや分子イオンが形成されないため、発生したイオンビームを質量分析する必要がなく、平行ビームを容易に形成することができるため、ウェーハ全面にイオンを一括照射できる。しかも、ビームが発散することがないので、注入エネルギーの高さに応じてウェーハの奥深くまで注入することができ、 $5\mu\text{m}$ を超えるような深さまで所定の注入量を注入することが可能となる。

【0017】上記本発明の方法においては、水素負イオン注入により水素高濃度層を形成したときの、半導体結晶基板に形成される水素濃度プロファイルにおいて、その濃度ピーク位置が主表面から深さ $5\mu\text{m}$ 未満では、本発明の目的である $5\mu\text{m}$ 以上の厚さの半導体薄膜が得られない。

【0018】特に太陽電池用の半導体薄膜の場合、前記した反射による変換効率に関し、10～100回の反射を想定したときの変換効率 $\eta$ を考慮すれば、半導体薄膜の厚さを $10\mu\text{m}$ 以上確保すること、すなわち、この場合の製法においては、濃度ピーク位置が主表面から深さ $10\mu\text{m}$ 以上の位置に形成されるように、水素高濃度層を形成することが望ましい。

【0019】また、太陽電池用に限らず、ICカードのような薄膜集積回路の用途としても、最終的な厚さが5～数 $10\mu\text{m}$ 程度の薄膜が要求されることがあるが、こ



のような目的においても、本発明の水素負イオン注入による半導体薄膜の製造方法を適用することができる。

#### 【0020】

【発明の実施の形態】以下、本発明について半導体結晶基板として、シリコン単結晶ウェーハを用いる場合を例に挙げて説明するが、本発明はシリコン単結晶に限定されず、例えば、シリコン多結晶やGaAsなどの化合物半導体結晶基板にも適用することができる。

【0021】まず、原料素材となる半導体結晶基板としてのシリコン単結晶ウェーハを、水素負イオンを注入可能に構成されたイオン注入装置にセットする。このようなイオン注入装置は、例えば特開2000-21597号公報に開示されている公知のものを使用可能である。そして、該装置を用いて、図1(a)に示すように、シリコン単結晶ウェーハの主表面に水素負イオンビームを照射して、水素イオンの打ち込みを行なう。水素負イオンの場合、平行イオンビームを容易に形成することができるため、シリコン単結晶ウェーハの主表面全面に、同時にかつ均一に水素イオンを注入することが可能である。

【0022】上記のような水素負イオンビームの照射により、図1(b)に示すように、シリコン単結晶ウェーハの照射側の主表面から一定深さの位置に、水素高濃度層が形成される。この水素高濃度層は、ウェーハの深さ方向の水素濃度プロファイルを測定したときに、表面からの深さdが5 $\mu$ m以上、望ましくは10 $\mu$ m以上の位置に水素濃度のピーク位置が生ずるように形成される。このようなピーク位置にて水素高濃度層を形成するためには、必要なピーク位置深さdに応じた注入エネルギーを設定して水素負イオンを注入することが必要である。本発明者らが、SIMS(2次イオン質量分析装置)により深さ方向の水素濃度プロファイルを測定した結果、注入エネルギーを370keVとしたとき、ピーク位置が約5 $\mu$ m、濃度半値幅が約0.6 $\mu$ mの水素高濃度層が得られ、725keVの注入エネルギーにより約10 $\mu$ mの位置に濃度半値幅が約0.6 $\mu$ mの水素高濃度層が形成されることがわかった。

【0023】なお、水素高濃度層の水素濃度半値幅は、これが狭いほどより急峻で平滑な剥離面が得られる。スムーズで平滑な剥離を行なうには、水素高濃度層のピーク位置での水素濃度絶対値が $1 \times 10^{20}$  個/cm<sup>3</sup> ~  $5 \times 10^{21}$  個/cm<sup>3</sup>、水素濃度半値幅が0.5 $\mu$ m ~ 1 $\mu$ mとなっていることが望ましい。水素高濃度層のピーク位置での水素濃度絶対値が $1 \times 10^{20}$  個/cm<sup>3</sup> 未満では正常な剥離が不能となり、 $5 \times 10^{21}$  個/cm<sup>3</sup> を超えると注入量の過度の増大のため、注入工程が長時間化し、製造能率の低下が避けがたくなる。また、水素濃度半値幅を0.5 $\mu$ m以下にしようとする

な剥離面が得にくくなる。上記のようなピーク位置深さ(つまり、表面から5 $\mu$ m以上、望ましくは10 $\mu$ m以上)にてこのような水素濃度絶対値及び水素濃度半値幅を実現することは、水素負イオンを採用することにより初めて可能となる。

#### 【0024】水素負イオンの注入が終了すれば、図1

(c)に示すように、形成された水素高濃度層にて水素注入後ウェーハを、剥離ウェーハ(半導体薄膜)と残留ウェーハとに分離する。この分離(剥離)は、例えば水素負イオン注入のドーズ量を $1 \times 10^{16}$  ions/cm<sup>2</sup> 以上とすれば、該イオン注入後に400~600℃の温度で熱処理することによって行なうことができる。また、およそ $1.5 \times 10^{17}$  ions/cm<sup>2</sup> 以上であれば、熱処理を加えなくても剥離を生じさせることができる。

【0025】いずれの場合であっても、分離を行なう際には、剥離ウェーハを保持する手段、例えば、真空チャック、静電チャック、ベルヌーイ法等を用いて、剥離ウェーハを破損しないようにハンドリングする必要がある。他方、接着剤により保持ベースを接着したり、感圧接着テープ等を貼り付けたりして剥離ウェーハをハンドリングする方法もある。これらはいずれも公知の手法であるので、詳細な説明は省略する。なお、大面積の薄膜を破損することなくハンドリングするためには、全面にわたり均一の保持力で保持する必要がある。例えば、真空チャックを利用する場合には、保持面全面に微小な吸着孔が均一かつ高密度に形成されているものを使用することが好ましい。

【0026】なお、前述したように、剥離ウェーハを太陽電池用として使用する場合、シリコン単結晶ウェーハは低抵抗率である方が変換効率 $\eta$ を高める上で有利である。この場合、キャリアの拡散長や入射光の反射回数による変換効率 $\eta$ を考慮すると、剥離ウェーハの下限値は5 $\mu$ m、望ましくは10 $\mu$ mである。例えば、厚さを10 $\mu$ mとした場合には、剥離ウェーハの抵抗率は0.04 $\Omega$ cmまで低下させることができる。

【0027】一方、剥離ウェーハの厚さが30 $\mu$ mを超えると、図7に示すように変換効率 $\eta$ の増加はほとんど望めないことや、負イオンの注入エネルギーを極めて高エネルギーとする必要があるため、現実的ではない。なお、キャリアの拡散長を考慮した場合、厚さ30 $\mu$ mの剥離ウェーハを得るためには、図6を参照すれば、原料素材となるシリコン単結晶ウェーハの抵抗率は約0.1 $\Omega$ cmが下限であることがわかる。従って、本発明にて使用する半導体単結晶基板の抵抗率は、0.04~0.1 $\Omega$ cmであることが望ましい。

【0028】また、太陽電池用として用いるためには、図2に示すように、ウェーハ中にp-n接合を形成する必要がある。例えば、p型のシリコンウェーハを用いる場合には、その表層部にn型ドーパントを予め拡散させ

てn型層を形成してから水素負イオン注入を行ってもよいし、水素負イオン注入後、剥離ウェーハを分離してから、その剥離ウェーハにドーパント拡散を行なってn型層を形成しても、いずれでもよい。

【0029】分離後の剥離ウェーハは、例えば支持基板に接着し、その剥離面におけるミクロな凹凸の平坦化や、イオン注入によるダメージ除去のため、必要に応じて該剥離面の表層部を、機械研磨あるいは酸やアルカリ水溶液によるエッチング（化学研磨）により、例えば厚さ数nm～数100nm程度除去する。その後、図2に示すように、得られた剥離ウェーハ1の各主表面に、カソード電極44、アノード電極45、あるいは反射防止膜47等を形成すれば、太陽電池が得られる。なお、イオン注入によるダメージは、素子形成工程の熱処理で除去できることもある。この場合、研磨等を全く行なわないで後続のデバイス化工程に適用することも可能である。

【0030】以下、本発明の変形例について説明する。本発明の方法により得られる剥離ウェーハは、上記のように、そのまま太陽電池等のデバイスに用いることも可能であるが、例えば図9（a）に示すように、アルミナ、石英ガラス、あるいはその他の絶縁性ガラスにて構成された絶縁性ウェーハや、あるいはシリコンウェーハ上に形成された酸化シリコン層上に貼り合せて（b）に示すようにSOI（Silicon on Insulator）ウェーハとすることもできる。これによると、従来のスマートカット法では得ることが困難であった厚さ5μm以上のSOI層を有する厚膜SOIウェーハを容易に製造することができ、例えば薄膜集積回路等に好適に使用できる。

【0031】また、太陽電池に使用する場合は、剥離ウェーハの裏面（剥離面とは反対側の面）にも電極を形成しなければならないが、この場合、ハンドリング性の向上を兼ねた手法として、以下のような方法を採用することもできる。すなわち、図10（a）に示すように、金属アルミニウムもしくはアルミニウム合金からなるA1系金属基板を用意し、（b）に示すように、これを水素注入後ウェーハの剥離ウェーハとなる側の主表面に、剥離ウェーハを分離前の状態にて密着・積層する。そして、（c）に示すように、その状態で分離のための熱処理を行なう。これにより、剥離ウェーハの分離と、A1系金属基板と剥離ウェーハとの接合とを同時に行なうことができる。熱処理温度は400～600℃とすることができ、望ましくはA1-Siの二元共晶温度（約577℃）よりも低温で行なうこと、さらに望ましくは共晶温度直下（例えば567℃～576℃）で行なうのがよい。（d）に示すように、A1系金属基板はカソード電極として使用可能であり、他方、剥離ウェーハの受光面となる側の主表面にアノード電極を形成すれば、太陽電池として使用可能である。なお、図中に一点鎖線で示すように、水素注入後ウェーハの剥離ウェーハとなる側の

主表面に、予めA1蒸着層などの接合金属層を形成しておき、これにA1系金属基板を接合するようにしてもよい。

【0032】また、以上の実施形態では、シリコン単結晶ウェーハの表面に負イオンを注入する場合を説明したが、ウェーハ化する前の、シリコン単結晶インゴットの端面に水素負イオン注入を行なって、インゴットから直接剥離ウェーハを得ることも可能である。

【0033】

10 【実施例】直径150mm、抵抗率0.04Ωcm、結晶方位<100>、厚さ625μmのボロンドープp型シリコン単結晶ウェーハの表面に、水素負イオン（H<sup>-</sup>）を725keV、ドーズ量1×10<sup>17</sup> ions/cm<sup>2</sup>の条件でイオン注入した。イオン注入後のウェーハからサンプルを切り出し、SIMSにより深さ方向の水素濃度プロファイルを分析した結果を図8に示す。表面から約10μmの深さに水素のピークを有する水素高濃度層が形成されていることがわかる。

20 【0034】次に、上記と同一の条件で作製した別のシリコン単結晶ウェーハについて、水素負イオン注入した表面をセラミック製の静電チャックを用いて保持し、その状態でウェーハを裏面（イオン注入面とは反対側の面）からヒーターで加熱することにより、500℃、30分の熱処理を行なった。この熱処理によりウェーハに剥離が発生し、静電チャックに保持された形で剥離ウェーハが得られた。得られた剥離ウェーハの断面を走査型電子顕微鏡により観察した結果、シリコン薄膜の膜厚は約10μmであることがわかった。

【図面の簡単な説明】

30 【図1】本発明に係る半導体薄膜の製造方法の一例を示す工程説明図。

【図2】p-n接合型太陽電池の構成例を模式的に示す斜視図。

【図3】p-n接合型太陽電池の原理説明図。

【図4】太陽電池の特性パラメータの説明図。

【図5】太陽電池におけるドーパント濃度と少数キャリアライフタイムとの関係を示すグラフ。

【図6】シリコン単結晶ウェーハの抵抗率と、ウェーハの少数キャリア拡散長との関係を示すグラフ。

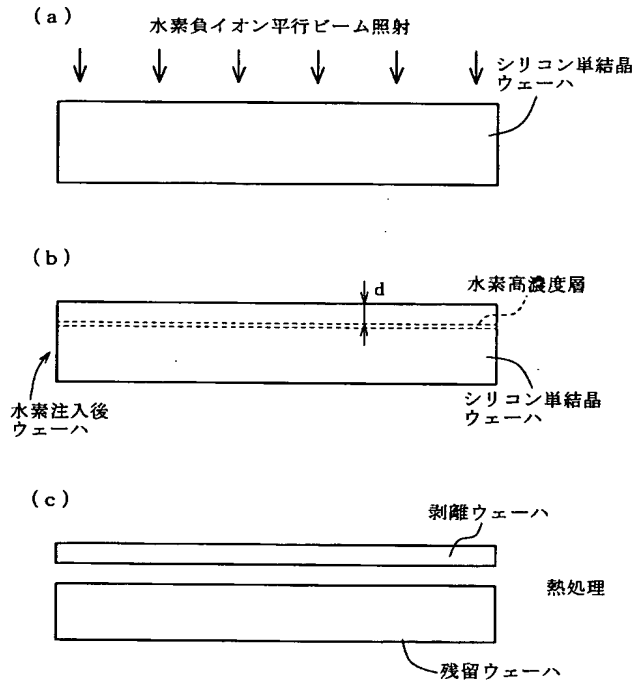
40 【図7】シリコン単結晶ウェーハの厚さと太陽電池変換効率との関係を、種々の反射回数について示すグラフ。

【図8】実施例において水素注入後のウェーハについて得られた深さ方向水素濃度プロファイルの測定結果を示す図。

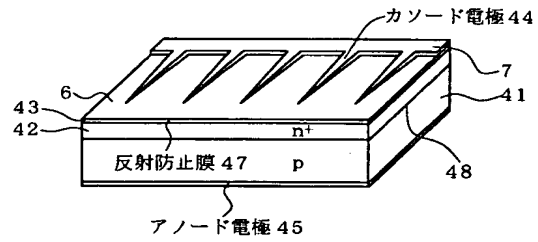
【図9】剥離ウェーハに絶縁性基板を接合してSOIウェーハを得る方法の一例を示す工程説明図。

【図10】剥離ウェーハにA1系金属基板を接合し、これを用いて太陽電池を製造する方法の一例を示す工程説明図。

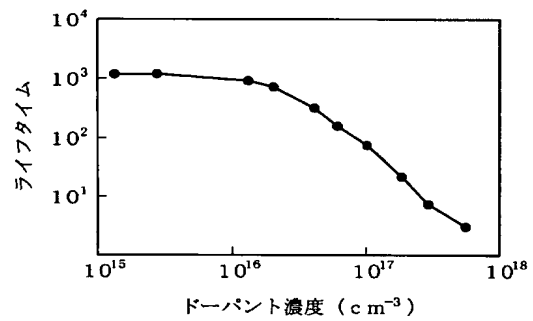
【図1】



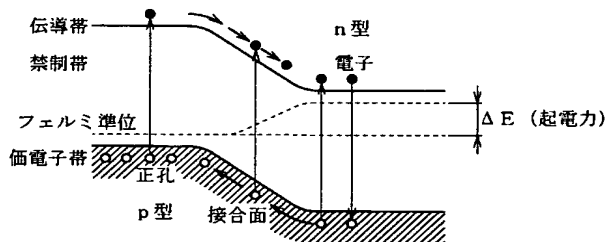
【図2】



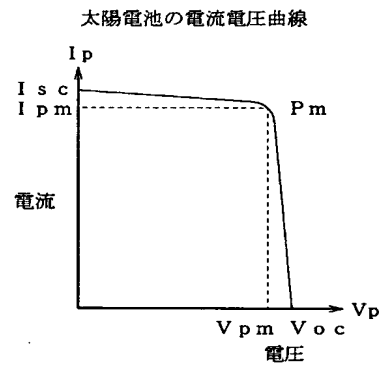
【図5】



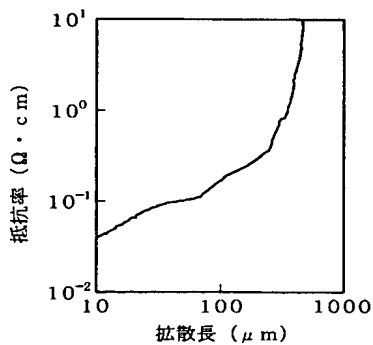
【図3】



【図4】



【図6】



$I_{sc}$  : 短絡電流

$V_{oc}$  : 開放電圧

$I_{pm}$  : 最大出力動作電流

$V_{pm}$  : 最大出力動作電圧

$P_m \equiv I_{pm} \times V_{pm}$  : 最大出力

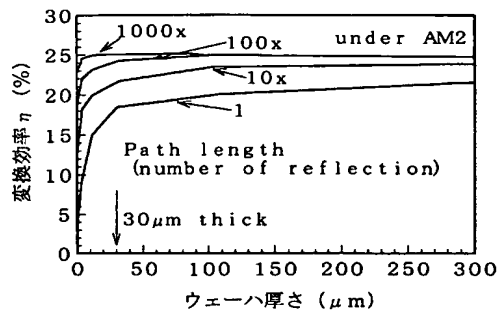
$FF \equiv I_{pm} \times V_{pm} / (I_{sc} \times V_{oc})$  : フィルファクタ (曲線因子)

$\eta \equiv \{ I_{pm} \times V_{pm} / (S \times I) \} \times 100$  (%) : 変換効率

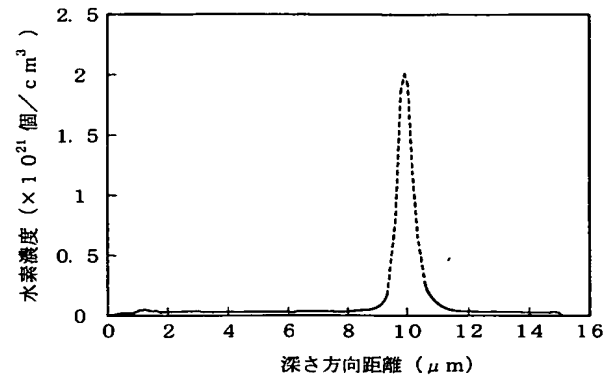
S : 素子面積

I : 光照射強度

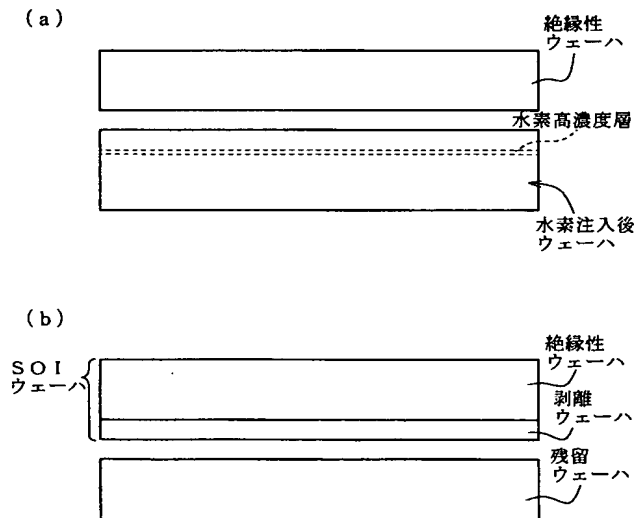
【図7】



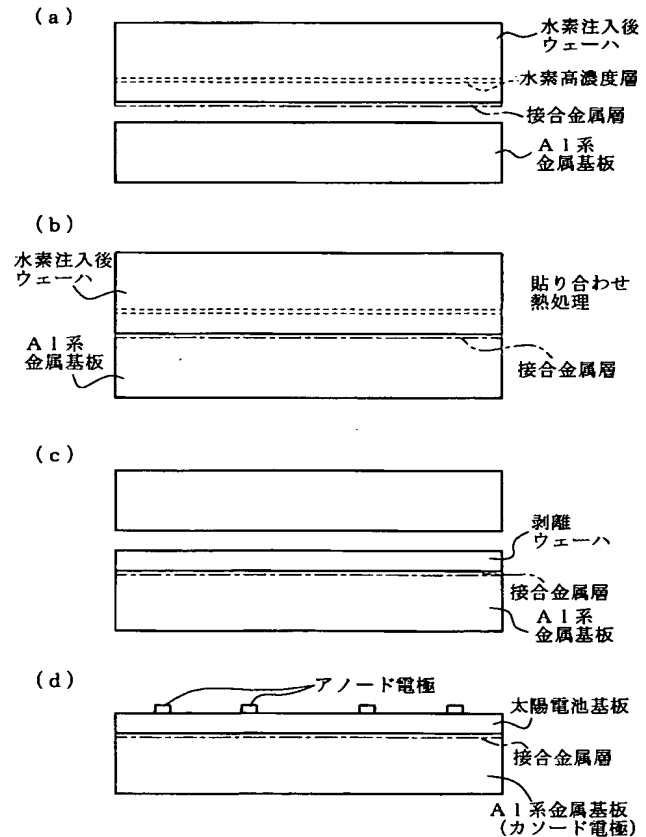
【図8】



【図9】



【図10】



フロントページの続き

Fターム(参考) 4K029 AA06 BD01 CA10 GA05  
5F051 AA02 CB19 CB21 CB24 FA06  
GA02 GA04

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☒ **BLACK BORDERS**

☒ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☒ **FADED TEXT OR DRAWING**

☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☒ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**